

**Circuit for turning off MOSFET end stage e.g. Power-Mos**

Publication number: DE19735541  
Publication date: 1999-02-18  
Inventor: TOPP RAINER (DE); MATERNA GERALD (DE);  
STREICHER GUENTER (DE); KOELSCH VOLKER (DE)  
Applicant: BOSCH GMBH ROBERT (DE)  
Classification:  
- international: H03K17/082; H03K17/082; (IPC1-7): H03K17/08;  
H02H3/00; H02H7/20; H03K17/687  
- European: H03K17/082B  
Application number: DE19971035541 19970816  
Priority number(s): DE19971035541 19970816

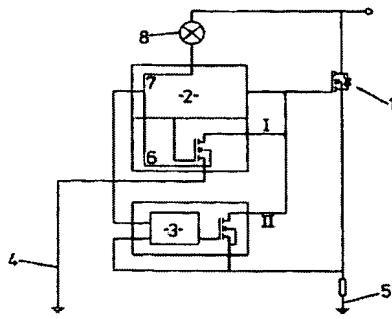
Also published as:  
 WO9909651 (A3)  
 WO9909651 (A2)  
 EP1072093 (A3)  
 EP1072093 (A2)  
 EP1072093 (A0)

[more >>](#)

[Report a data error here](#)

**Abstract of DE19735541**

The circuit (3) monitors conductor (4) and if it detects that its voltage has risen above ground potential turns off the end stage. This overrides the normal control system (2).



Data supplied from the esp@cenet database - Worldwide

**THIS PAGE BLANK (USPTO)**



(19) BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

(12) **Offenlegungsschrift**  
(10) **DE 197 35 541 A 1**

(51) Int. Cl. 6:  
**H 03 K 17/08**  
H 03 K 17/687  
H 02 H 7/20  
H 02 H 3/00

(21) Aktenzeichen: 197 35 541.2  
(22) Anmeldetag: 16. 8. 97  
(23) Offenlegungstag: 18. 2. 99

DE 197 35 541 A 1

(71) Anmelder:  
Robert Bosch GmbH, 70469 Stuttgart, DE

(72) Erfinder:  
Topp, Rainer, 72768 Reutlingen, DE; Materna,  
Gerald, 72336 Balingen, DE; Streicher, Günter,  
72793 Pfullingen, DE; Koelsch, Volker, 70599  
Stuttgart, DE

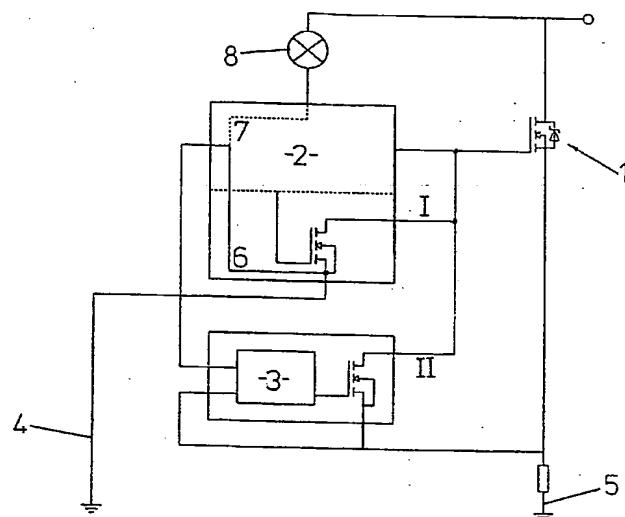
(56) Entgegenhaltungen:  
DE 41 42 666 C2  
DE 35 39 646 C2

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

Prüfungsantrag gem. § 44 PatG ist gestellt

(54) Schaltung zum Abschalten einer MOSFET-Endstufe

(55) Zur Unterdrückung von kritischen Betriebszuständen einer MOSFET-Endstufe (1) wird eine Schaltung vorgeschlagen zum Abschalten einer MOSFET-Endstufe (1), insbesondere eines PowerMos, beim Auftreten von abnormalen Potentialen auf mindestens einer überwachten Leitung (4), wobei Mittel (2) zum Steuern der MOSFET-Endstufe (1) vorgesehen sind. Erfindungsgemäß sind ferner Mittel (3) zum Überwachen der Leitung (4) vorgesehen. Über die Mittel (3) zum Überwachen der Leitung (4) ist die MOSFET-Endstufe (1) unabhängig von den Mitteln (2) zum Steuern der MOSFET-Endstufe (1) ausschaltbar (Abschaltweg II).



DE 197 35 541 A 1

## Beschreibung

## Stand der Technik

Die Erfindung geht aus von einer Schaltung zum Abschalten einer MOSFET-Endstufe nach dem Oberbegriff des Patentanspruchs 1.

Bspw. bei Smart-Power-Elementen mit High-Side-Endstufe können aufgrund von Störungen anormale Potentiale auf Leitungen auftreten, die zu kritischen Betriebszuständen der MOSFET-Endstufe führen. So kann bspw. ein Signal, das normalerweise auf Massepotential liegen sollte, bedingt durch elektromagnetische Einstrahlungen oder auch bei Unterbrechung der Masseleitung auf einem höheren Potential liegen. Dies kann dazu führen, daß die MOSFET-Endstufe aktiviert wird, die üblichen Schutzfunktionen für die MOSFET-Endstufe, wie z. B. die Übertemperaturabschaltung, aber nicht voll funktionsfähig sind. Bei Störungen der Übertemperaturabschaltung kann es im Extremfall zur thermischen Zerstörung der Endstufe kommen.

Erfahrungsgemäß wird eine Schaltung zum Abschalten einer MOSFET-Endstufe vorgeschlagen, mit der kritische Betriebszustände der MOSFET-Endstufe unterdrückt werden, indem die MOSFET-Endstufe beim Auftreten von anormalen Potentialen auf dagehend überwachten Leitungen abgeschaltet wird.

## Vorteile der Erfindung

Die erfahrungsgemäße Schaltung zum Abschalten einer MOSFET-Endstufe umfaßt dazu neben Mitteln zum Steuern der MOSFET-Endstufe – die im folgenden als Systemlogik bezeichnet werden – Mittel zum Überwachen einer oder mehrerer Leitungen – die im folgenden als Detektionslogik bezeichnet werden. Die Detektionslogik ist so ausgelegt, daß sie nicht nur das Auftreten anormaler Potentiale auf den überwachten Leitungen erkennt, sondern in diesem Falle auch die MOSFET-Endstufe unabhängig von der Systemlogik ausschaltet. Mit der Detektionslogik wird also zusätzlich zu der im Rahmen der Systemlogik vorgesehenen Abschaltungsmöglichkeit eine weitere Abschaltungsmöglichkeit realisiert, von der lediglich beim Auftreten von anormalen Potentialen auf von der Detektionslogik überwachten Leitungen Gebrauch gemacht wird.

In einer schaltungstechnisch besonders einfachen Variante der erfahrungsgemäßen Schaltung ist die Detektionslogik so mit der MOSFET-Endstufe verbunden, daß sie zum Abschalten der MOSFET-Endstufe einfach Gate und Source der MOSFET-Endstufe kurzschließt.

Grundsätzlich gibt es verschiedene Möglichkeiten, wie die Detektionslogik das Vorliegen eines anormalen Potentials auf einer überwachten Leitung feststellen kann.

In einer vorteilhaften Variante der erfahrungsgemäßen Schaltung verfügt die Detektionslogik über Mittel zum Vergleichen des Potentials der überwachten Leitung mit einem Referenzpotential. Wenn die Abweichung zwischen dem Potential der überwachten Leitung und dem Referenzpotential ein vorbestimmtes Maß überschreitet, wird die MOSFET-Endstufe über die Detektionslogik ausgeschaltet.

In einer anderen vorteilhaften Variante der erfahrungsgemäßen Schaltung verfügt die Detektionslogik über Mittel zum Überwachen des Stroms zwischen der überwachten Leitung und einem definierten Potential. Hier wird die MOSFET-Endstufe durch die Detektionslogik immer dann ausgeschaltet, wenn der Strom einen vorbestimmten Wert über- bzw. unterschreitet.

In einer besonders vorteilhaften Variante der erfahrungsgemäßen Schaltung ist die Detektionslogik so ausgelegt,

daß die MOSFET-Endstufe nach einem Ausschalten durch die Detektionslogik erst nach einer gewissen Verzögerung wieder freigegeben wird, d. h. wieder eingeschaltet werden kann. Dadurch kann ein hochfrequentes Ein-/Ausschalten der MOSFET-Endstufe beim Auftreten von oszillierenden Potentialen auf der überwachten Leitung, bspw. bedingt durch EMV-Einstrahlung, vermieden werden.

Des weiteren ist es von Vorteil, wenn die Detektionslogik Mittel umfaßt, mit denen sich die Ausschaltfunktion für die MOSFET-Endstufe beim Auftreten von Überspannungen außer Kraft setzen läßt. Dadurch können Überspannungen über die Endstufe abgebaut werden.

## Zeichnungen

Es gibt nun verschiedene Möglichkeiten für die schaltungstechnische Realisierung der voranstehend angegebenen einzelnen Funktionen der Detektionslogik. Besonders vorteilhafte Ausführungsformen der Erfindung sind in den Zeichnungen dargestellt und in der nachfolgenden Beschreibung näher erläutert. Es zeigen

**Fig. 1** den prinzipiellen Aufbau einer erfahrungsgemäßen Schaltung zum Abschalten einer MOSFET-Endstufe,

**Fig. 2** ein Ausführungsbeispiel einer Detektionslogik, mit der die chipinterne Masseleitung überwacht wird,

**Fig. 3** ein weiteres Ausführungsbeispiel einer Detektionslogik, mit der die chipinterne Masseleitung überwacht wird, und

**Fig. 4** ein Ausführungsbeispiel einer Detektionslogik, mit der ein anderes Signal überwacht wird.

## Beschreibung der Ausführungsbeispiele

Eine besonders vorteilhafte Anwendung der erfahrungsgemäßen Schaltung besteht in der Überwachung des internen Massepotentials, d. h. des Massepotentials der Mittel zum Steuern der MOSFET-Endstufe, die nachfolgend als Systemlogik bezeichnet werden. Mit Hilfe der erfahrungsgemäßen Schaltung kann so bspw. vermieden werden, daß die MOSFET-Endstufe im Falle eines Masseabisses thermisch überlastet wird, weil die Übertemperaturabschaltung der Systemlogik nicht mehr voll funktionsfähig ist.

**Fig. 1** zeigt die wesentlichen Bestandteile einer erfahrungsgemäßen Schaltung und deren Zusammenwirken. Eine MOSFET-Endstufe, die hier in Form eines Power-Mos 1 realisiert ist, wird über eine Systemlogik 2 gesteuert, die die üblichen Ansteuer- und Schutzschaltungen sowie anwendungsspezifische Funktionen enthält. Der Power-Mos 1 kann durch die Systemlogik 2 über den Abschaltpfad I abgeschaltet werden, indem das Gate des Power-Mos 1 nach Masse, und zwar auf das chipinterne Massepotential, geschaltet wird. Kommt es in dieser Konfiguration zu einer Anhebung des chipinternen Massepotentials, bspw. durch EMV-Einstrahlung oder Leitungsabriß, so ist ein eindeutiges Abschalten des Power-Mos 1 nicht mehr gewährleistet.

Erfahrungsgemäß umfaßt die hier dargestellte Schaltung daher Mittel 3 zum Überwachen der chipinternen Masseleitung 4, die im folgenden als Detektionslogik 3 bezeichnet werden. Erkennt die Detektionslogik 3 ein an normales Potential auf der Masseleitung 4, so veranlaßt sie die Abschaltung des Power-Mos 1. Dazu werden Gate und Source des Power-Mos 1 über den Abschaltpfad II kurzgeschlossen. Die Überwachung der Masseleitung 4 erfolgt hier durch Vergleich des Potentials der Masseleitung 4 mit einem Referenzsignal, nämlich dem Potential eines externen Masseanschlusses 5. Liegt das Potential der überwachten Masseleitung 4 um ein bestimmtes Maß über dem Referenzpotential, dann wird der Power-Mos 1 abgeschaltet.

Die Detektionslogik 3 ist außerdem so ausgelegt, daß der Power-Mos 1 nach einem Abschalten durch die Detektionslogik 3 erst wieder nach einer gewissen Verzögerung freigegeben wird. Dadurch läßt sich ein hochfrequentes Ein-/Ausschalten des Power-Mos 1 bedingt durch oszillierende Potentiale auf der chipinternen Masseleitung 4 vermeiden.

Fig. 2 zeigt nun die schaltungstechnische Realisierung einer Detektionslogik, mit der die chipinterne Masseleitung 4 überwacht wird. Diese Leitungsverbindung ist in Fig. 1 mit 6 gekennzeichnet. Die MOSFET-Endstufe, die im Falle von anormalen Potentialen auf der chipinternen Masseleitung 4 durch die Detektionslogik ausgeschaltet werden soll, ist in Fig. 2 genauso wie in Fig. 1 mit 1 bezeichnet.

Zwischen der positiven Versorgung 9 und der Chipmasse 4 sind die Elemente MOSFET 10, Widerstand 11 und Diode 12 angeordnet. Diese bilden zusammen mit dem MOSFET 13 einen Stromspiegel, über den am Punkt 14 ein Strom eingespeist wird. Zwischen dem Punkt 14 und dem Source-Anschluß der MOSFET-Endstufe 1 bzw. dem Lastausgang 15 befinden sich die Elemente Widerstand 16, MOSFET 17 und Schutzdiode 18. Die Spannung zwischen dem Punkt 14 und dem Lastausgang 15 bestimmt den Schaltzustand eines MOSFET 19, dessen Drain-Anschluß mit einem Pull-Up-Widerstand 20 und dem Gate eines MOSFET 21 verbunden ist. Der MOSFET 21 liegt zwischen Gate und Source der MOSFET-Endstufe 1. Die Ansteuerung des MOSFET 17 erfolgt über einen Bipolar-Transistor 22 und einen Spannungsteiler, der durch die Widerstände 23 und 24 und die Diode 25 gebildet ist. Der Basisanschluß des Bipolar-Transistors 22 ist mit dem zu überwachenden Potential, hier der Masseleitung 4, verbunden.

In diesem Zusammenhang sei angemerkt, daß mit der in Fig. 2 dargestellten Schaltung auch mehrere Leitungen überwacht werden können, indem mehrere Transistoren 22 parallel geschaltet werden. Die Basisanschlüsse dieser Transistoren 22 müssen dann mit den verschiedenen zu überwachten Leitungen verbunden werden.

Nachfolgend wird die Funktionsweise der in Fig. 2 dargestellten Schaltung näher erläutert.

Im AUS-Zustand fließt über eine zwischen dem Lastausgang 15 und einem externen Masseanschluß 26 liegende Last 27 kein Strom, so daß der Lastausgang 15 auf Massepotential liegt. Wird nun durch einen äußeren Einfluß, bspw. durch Abriß der chipinternen Masseleitung 4 oder durch elektromagnetische Einstrahlung, das hier überwachte chipinterne Massepotential angehoben, so wird der Bipolar-Transistor 22 eingeschaltet. Infolge wird auch der MOSFET 21 über die MOSFETs 17 und 19 und über den Widerstand 20 eingeschaltet. Dadurch kann die MOSFET-Endstufe 1 nicht eingeschaltet werden. Die Ansteuerung des MOSFET 17 über den Bipolar-Transistor 22 und den Spannungsteiler in Form der Widerstände 23 und 24 und der Diode 25 ist so dimensioniert, daß der MOSFET 17 zwar schnell eingeschaltet werden kann, aber aufgrund eines Gleichrichtereffekts nur verzögert ausgeschaltet wird. Dazu ist der Widerstand 23 wesentlich kleiner dimensioniert als der Widerstand 24. Bei Anhebung des chipinternen Massepotentials wird außerdem der Strom zwischen dem MOSFET 13 und dem Widerstand 16 reduziert bzw. abgeschaltet, wodurch das Abschalten des MOSFET 19 und damit das Einschalten des MOSFET 21 unterstützt wird.

Mit Hilfe des MOSFET 28 und der Widerstände 29 und 30 wird der MOSFET 21 im Falle einer hohen Versorgungsspannung ausgeschaltet, so daß Überspannungen über die MOSFET-Endstufe 1 abgebaut werden können. Außerdem kann dann eine Schutzschaltung gegenüber Spannungsimpulsen ansprechen.

Tritt ein Masseabriß im EIN-Zustand auf, so wird das

chipinterne Massepotential aufgrund der übrigen Schaltungselemente zwischen der Versorgungsspannung 9 und dem chipinternen Masseanschluß 4 angehoben. In diesem Falle wird das Gate der MOSFET-Endstufe 1 über den MOSFET 21 und einen Widerstand 31 entladen. Dadurch sinkt das Potential am Lastausgang 15 unter das chipinterne Massepotential ab, was – wie voranstehend beschrieben – zu einer Abschaltung der MOSFET-Endstufe 1 führt.

Die in Fig. 3 dargestellte Schaltungsanordnung unterscheidet sich von der in Fig. 2 dargestellten Schaltungsanordnung im wesentlichen nur durch die Plazierung des Stromspiegels. Durch die Verlagerung des Stromspiegels hinter den Bipolar-Transistor 22 ist hier im Gegensatz zu der in Fig. 2 dargestellten Schaltung kein Ruhestrom erforderlich.

Fig. 4 verdeutlicht, daß die in Fig. 2 dargestellte Schaltungsanordnung nicht nur zu Überwachung der chipinternen Masseleitung 4 geeignet ist, sondern auch zur Überwachung anderer Leitungen 32 verwendet werden kann. Dies könnte z. B. die in Fig. 1 gestrichelt gezeichnete Verbindung zu einem Lampentreiber 8 sein, die in Fig. 1 mit 7 gekennzeichnet ist.

Die voranstehend erörterten Ausführungsbilder zeigen, daß mit der erfundungsgemäß vorgeschlagenen Schaltung ergänzend zu dem von der Systemlogik realisierten Abschaltpfad eine zusätzliche von der Systemlogik unabhängige Abschaltmöglichkeit für eine MOSFET-Endstufe zur Verfügung steht. Von dieser zusätzlichen Abschaltmöglichkeit soll nur Gebrauch gemacht werden, wenn auf einer von einer Detektionslogik überwachten Leitung kritische Potentiale auftreten. Die Detektionslogik gewährleistet ein schnelles Abschalten der MOSFET-Endstufe. Zusätzlich kann die Detektionslogik noch so ausgestaltet sein, daß eine Verzögerung in der Freigabe der MOSFET-Endstufe nach einem Abschalten durch die Detektionslogik realisiert wird. Diese Gleichrichterwirkung der Detektionslogik verhindert einen aktiven Betrieb der MOSFET-Endstufe, wenn oszillierende Potentiale auf der überwachten Leitung auftreten. Außerdem kann die Detektionslogik noch so ausgelegt sein, daß ihre Abschaltfunktion für die MOSFET-Endstufe außer Kraft gesetzt wird, wenn Überspannungsimpulse auf den Zuleitungen auftreten.

#### Patentansprüche

- Schaltung zum Abschalten einer MOSFET-Endstufe (1), insbesondere eines Power-Mos, beim Auftreten von anormalen Potentialen auf mindestens einer überwachten Leitung (4), wobei Mittel (2) zum Steuern der MOSFET-Endstufe (1) vorgesehen sind, dadurch gekennzeichnet, daß Mittel (3) zum Überwachen der Leitung (4) vorgesehen sind und daß die MOSFET-Endstufe (1) unabhängig von den Mitteln (2) zum Steuern der MOSFET-Endstufe (1) auch über die Mittel (3) zum Überwachen der Leitung (4) ausschaltbar ist (Abschaltpfad II).
- Schaltung nach Anspruch 1, dadurch gekennzeichnet, daß die MOSFET-Endstufe (1) über die Mittel (3) zum Überwachen der Leitung (4) ausgeschaltet wird, indem Gate und Source der MOSFET-Endstufe (1) kurzgeschlossen werden (Abschaltpfad II).
- Schaltung nach einem der Ansprüche 1 oder 2, dadurch gekennzeichnet, daß die Mittel (3) zum Überwachen der Leitung (4) Mittel zum Vergleichen des Potentials der überwachten Leitung (4) mit einem Referenzpotential umfassen und daß die Mittel (3) zum Überwachen der Leitung (4) die MOSFET-Endstufe (1) ausschalten, wenn die Abweichung zwischen dem Poten-

tial der überwachten Leitung (4) und dem Referenzpotential ein vorbestimmtes Maß überschreitet.

4. Schaltung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß die Mittel (3) zum Überwachen der Leitung (4) Mittel umfassen, mit denen das Wiedereinschalten der MOSFET-Endstufe (1) nach einem Ausschalten durch die Mittel (3) zum Überwachen der Leitung (4) verzögert wird.<sup>5</sup>

5. Schaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Mittel (3) zum Überwachen der Leitung (4) Mittel zum Überwachen des Stroms zwischen der überwachten Leitung (4) und einem definierten Potential umfassen und daß die Mittel (3) zum Überwachen der Leitung (4) die MOSFET-Endstufe (1) ausschalten, wenn der Strom einen vorbestimmten Wert über- bzw. unterschreitet.<sup>10</sup>

6. Schaltung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die Mittel (3) zum Überwachen der Leitung (4) Mittel umfassen zum Außerkraftsetzen der Ausschaltfunktion für die MOSFET-Endstufe (1) beim Auftreten von Überspannungen.<sup>15</sup>

7. Schaltung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß die Mittel zum Überwachen der Leitung (4) einen ersten MOSFET (21) umfassen, über den Gate und Source der MOSFET-Endstufe (1) kurzschließbar sind.<sup>20</sup>

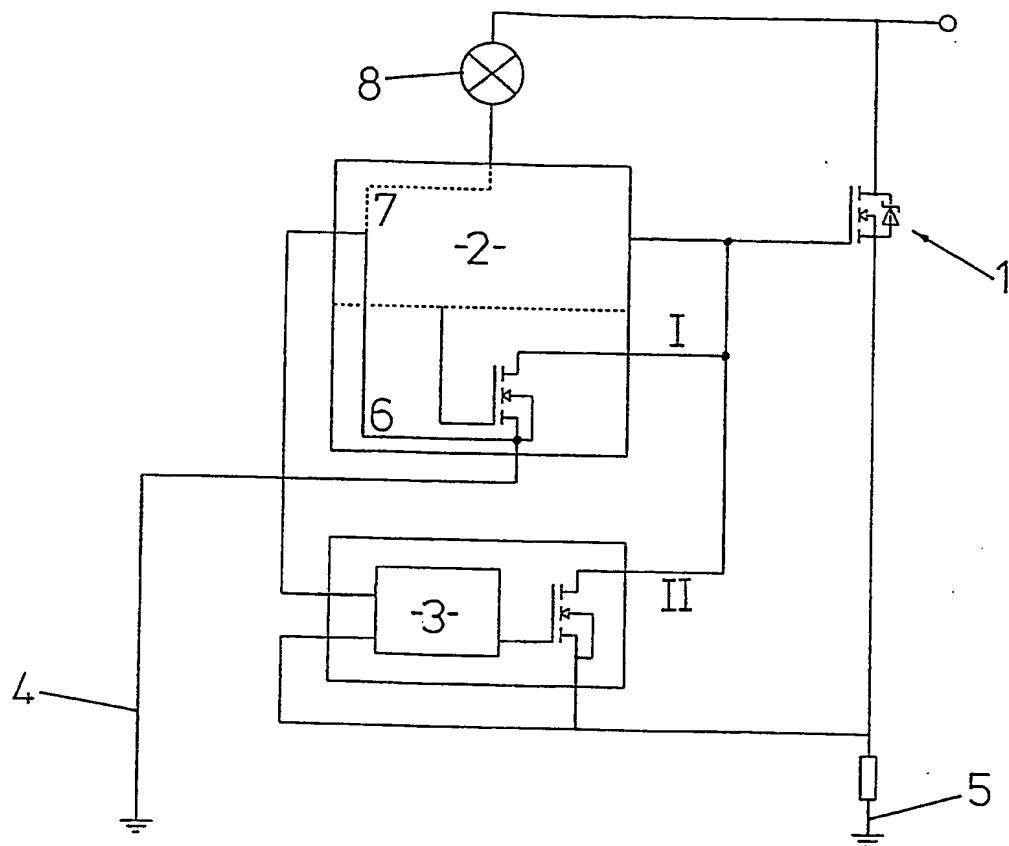
8. Schaltung nach einem der Ansprüche 3 bis 7, dadurch gekennzeichnet, daß die Mittel zum Überwachen der Leitung (4, 32) mindestens einen Bipolartransistor (22) umfassen und daß der Basisanschluß des Bipolartransistors (22) mit der überwachten Leitung (4, 32) verbunden ist und der Emitter des Bipolartransistors (22) mit dem Referenzpotential verbunden ist.<sup>30</sup>

9. Schaltung nach Anspruch 8, wobei mehrere Leitungen überwacht werden, dadurch gekennzeichnet, daß die Mittel zum Überwachen jeder Leitung mindestens einen Bipolartransistor umfassen und daß die Bipolartransistoren parallel geschaltet sind.<sup>35</sup>

10. Schaltung nach einem der Ansprüche 8 oder 9, dadurch gekennzeichnet, daß der Emitteranschluß des Bipolartransistors (22) über eine Spannungsteileranordnung (23, 24, 25) mit einem zweiten MOSFET (17) verbunden ist, wobei der Schaltzustand des zweiten MOSFET (17) den Schaltzustand des ersten MOSFET (21) beeinflußt, und daß die Spannungsteileranordnung (23, 24, 25) so dimensioniert ist, daß der zweite MOSFET (17) schnell einschaltbar aber nur verzögert auschaltbar ist.<sup>40</sup>

11. Schaltung nach Anspruch 10, dadurch gekennzeichnet, daß zwischen der überwachten Leitung (4, 32) und einem definierten Potential ein dritter MOSFET (19) angeordnet ist, wobei der Schaltzustand des dritten MOSFET (19) vom Strom zwischen der überwachten Leitung (4, 32) und dem definierten Potential abhängig ist und den Schaltzustand des ersten MOSFET (21) beeinflußt.<sup>50</sup>

12. Verwendung einer Schaltung nach einem der Ansprüche 1 bis 11 zur Überwachung einer chipinternen Masseleitung (4).<sup>55</sup>

**Fig. 1**

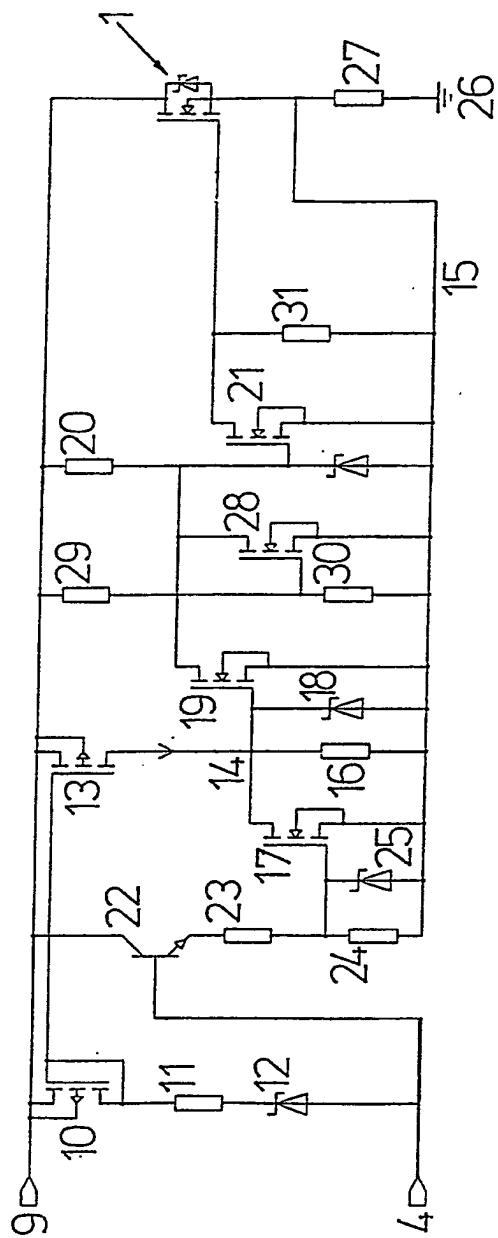
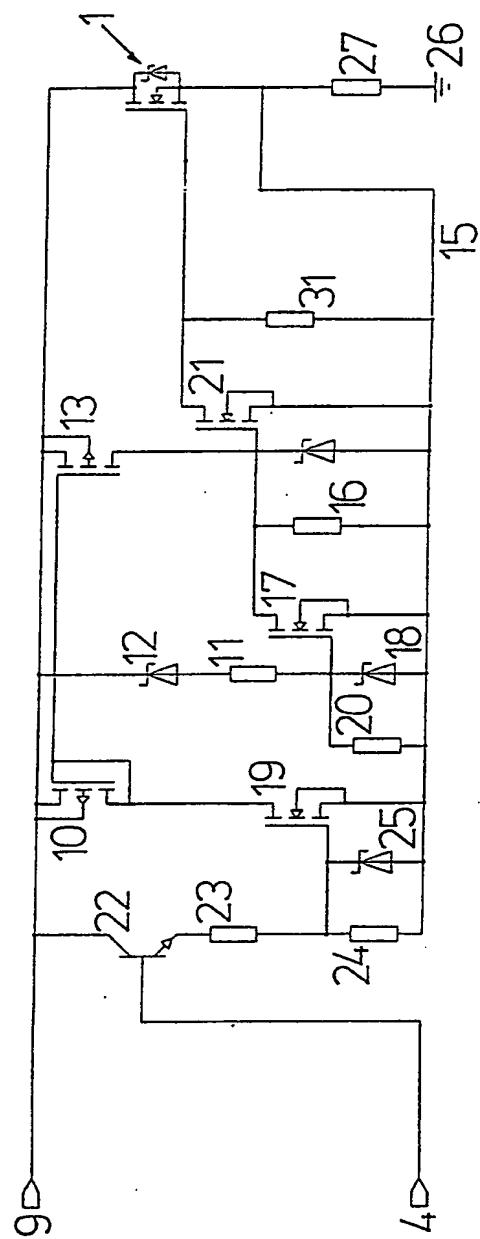


Fig. 2

**Fig. 3**

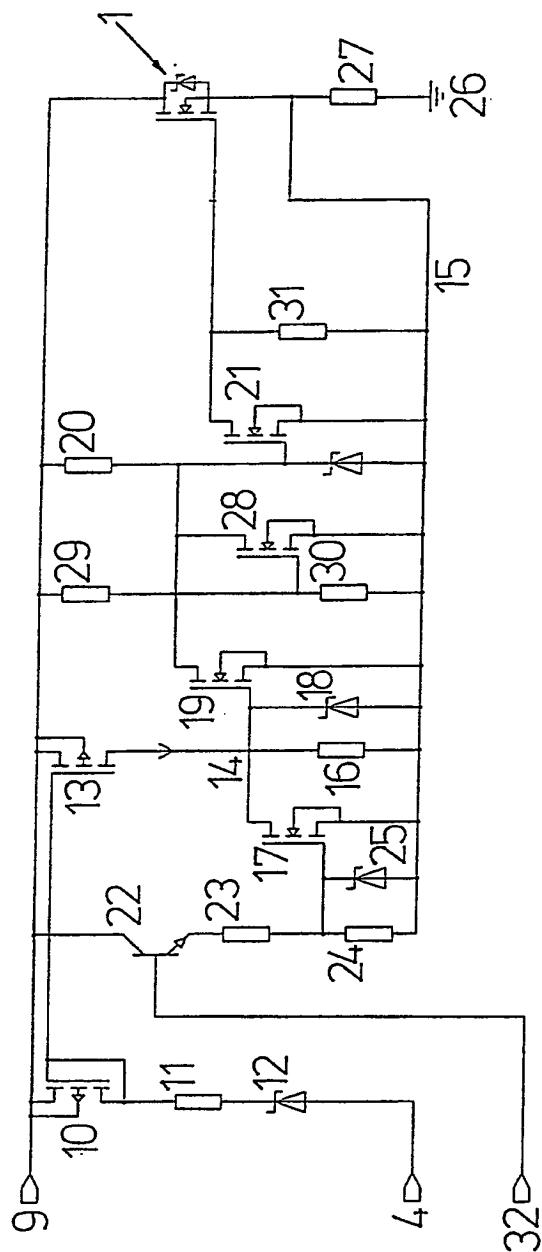


Fig. 4

Docket # 8003 p17 612  
Applic. # 10/581, 473  
Applicant: Bauer et al.  
Lerner Greenberg Stemer LLP  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100 Fax: (954) 925-1101

802 067/578